



Leseprobe

Gerd Wöstenkühler

Grundlagen der Digitaltechnik

Elementare Komponenten, Funktionen und Steuerungen

ISBN (Buch): 978-3-446-44396-9

ISBN (E-Book): 978-3-446-44531-4

Weitere Informationen oder Bestellungen unter

<http://www.hanser-fachbuch.de/978-3-446-44396-9>

sowie im Buchhandel.

Vorwort zur zweiten Auflage

Unsere Welt wird in zunehmendem Maße digitalisiert. Moderne Verfahren ermöglichen den Einsatz immer komplexerer Bausteine. Hiermit können vorhandene Realisierungen preiswerter erstellt, mit zusätzlichen Funktionen ausgestattet und/oder durch digitale Steuerungen ersetzt werden. Die Werkzeuge zur Erstellung dieser digitalen Funktionen und Steuerungen verwenden immer häufiger Abstraktionen. Die Kenntnisse der elementaren Grundschaltungen ermöglichen eine effektivere Nutzung der eingesetzten Tools.

Dieses Buch vermittelt die Grundlagen digitaler Funktionen und Steuerungen. Es ist nicht das Ziel, komplexe Entwurfswerkzeuge durch manuelle Synthese zu ersetzen, sondern die Kenntnisse über elementare Komponenten und Strukturen zu vermitteln, mit denen moderne Entwurfswerkzeuge effizienter eingesetzt werden können.

Die Inhalte des Buches basieren auf dem Lehrplan der Grundlagen-Vorlesungen „Digitaltechnik“ und „Digitale Systeme“, die ich seit vielen Jahren an der Hochschule Harz in Wernigerode halte. Zielgruppe sind Studierende elektrotechnischer Bachelor-Studiengänge, aber auch interessierte Studierende anderer technischer Ausbildungsrichtungen. Das Verständnis digitaler Grundlagen wird durch eine schrittweise Vertiefung und umfangreiche Übungsmöglichkeiten vermittelt. Das Buch eignet sich neben der Vorlesungsbegleitung auch zur Prüfungsvorbereitung und zum Selbststudium.

Mein Dank geht an die Mitarbeiter des Hanser Verlages, Frau Mirja Werner, die dieses Werk initiiert hat, Herrn Dr. Martin Feuchte für die Betreuung während der Abschlussphase der ersten Auflage und Frau Franziska Jacob für die Betreuung der zweiten Auflage sowie Frau Franziska Kaufmann für die technische Realisierung. Auch bedanke ich mich bei meiner Frau für die Unterstützung bei der Korrektur des Manuskripts und ihr Verständnis, dass ich viel Zeit in dieses Buch investiert habe.

Paderborn, Oktober 2015

Gerd Wöstenkühler

Inhalt

1	Einleitung	11
1.1	Analoge und digitale Darstellungsformen	11
1.1.1	Analoge Größendarstellung	11
1.1.2	Digitale Größendarstellung	12
1.2	Binäre und logische Zustände	13
1.3	Zahlensysteme	15
1.4	Codierungen	18
1.4.1	Binär Codierte Dezimalziffer	18
1.4.2	Gray-Code	19
1.5	Verarbeitungsgeschwindigkeit	21
2	Logische Verknüpfungen	22
2.1	Grundfunktionen und Grundglieder	23
2.1.1	UND-Verknüpfung	23
2.1.2	ODER-Verknüpfung	24
2.1.3	NEGATION	25
2.1.4	Verstärker	26
2.2	Zusammengesetzte Elemente	27
2.2.1	NAND-Verknüpfung	27
2.2.2	NOR-Verknüpfung	28
2.2.3	ANTIVALENZ-Verknüpfung	29
2.2.4	ÄQUIVALENZ-Verknüpfung	30
2.2.5	Implikation	31
2.2.6	Inhibition	32
2.2.7	Verknüpfungen bei Gliedern mit zwei Eingängen	32
2.2.8	Wichtige Glieder mit mehr als zwei Eingängen	33
2.3	Schaltungsanalyse	35
2.4	Aufgaben	37

3	Schaltalgebra	38
3.1	Variable und Konstante	38
3.2	Rechenregeln	39
3.2.1	Postulate	39
3.2.2	Theoreme der Schaltalgebra	40
3.2.3	Kommutativgesetz	41
3.2.4	Assoziativgesetz	42
3.2.5	Distributivgesetz	42
3.2.6	De-Morgansche-Gesetze	43
3.2.7	Bindungsregel	44
3.3	Aufgaben	45
4	Schaltungssynthese	48
4.1	Normalformen	48
4.1.1	Disjunktive Normalform	49
4.1.2	Konjunktive Normalform	50
4.2	Schaltungsvereinfachung	51
4.2.1	Algebraische Vereinfachung	51
4.2.2	Grafische Vereinfachung	53
4.2.2.1	KV-Diagramm mit zwei Variablen	54
4.2.2.2	KV-Diagramm mit drei Variablen	55
4.2.2.3	KV-Diagramm mit vier Variablen	56
4.2.2.4	KV-Diagramm mit fünf Variablen	57
4.2.2.5	KV-Diagramm mit sechs und mehr Variablen	58
4.2.2.6	Don't-Care-Felder	59
4.2.3	Algorithmische Umformung (Quine-McClusky)	61
4.3	Aufgaben	64
5	Schaltnetze	66
5.1	Darstellung	67
5.2	Codeumsetzer	68
5.3	Datenselektor	70
5.4	Demultiplexer	73
5.5	Adressdecoder	75
5.6	Addierer	79
5.6.1	Halbaddierer	79
5.6.2	Volladdierer	80
5.7	Komparator	81
5.8	Aufgaben	87

6	Zeitabhängige binäre Schaltungen	89
6.1	Übersicht	89
6.2	RS-Flipflop (RS-FF)	94
6.2.1	Realisierung mit NOR-Gatter	94
6.2.2	Realisierung mit NAND-Gatter	97
6.3	Taktzustandsgesteuerte Flipflops	99
6.3.1	RS-FF (taktzustandsgesteuert)	99
6.3.2	D-FF (taktzustandsgesteuert)	102
6.3.3	JK-FF (taktzustandsgesteuert)	104
6.3.4	JK-MS-FF (taktzustandsgesteuert)	106
6.4	Taktflankengesteuerte Flipflops	108
6.4.1	RS-FF (einflankengesteuert)	109
6.4.2	D-FF (einflankengesteuert)	111
6.4.3	JK-FF (einflankengesteuert)	114
6.4.4	T-FF (einflankengesteuert)	115
6.4.5	RS-MS-FF (zweiflankengesteuert)	115
6.4.6	JK-MS-FF (zweiflankengesteuert)	116
6.5	Charakteristische Gleichung	117
6.6	Synthese-Tabellen	119
6.7	Monostabile Kippstufen	120
6.8	Taktgeneratoren	123
6.9	Aufgaben	124
7	Einfache sequenzielle Schaltungen	126
7.1	Zählerschaltungen	126
7.1.1	Asynchrone Zähler	127
7.1.2	Synchrone Zähler	132
7.2	Frequenzteiler	142
7.3	Schieberegister	146
7.4	Aufgaben	151
8	Getaktete Schaltwerke	153
8.1	Einführung	153
8.2	Mealy-Automat	159
8.3	Moore-Automat	168
8.4	Aufgaben	173
9	Hardware	175
9.1	Einführung	175
9.2	Schaltkreisentwicklung	176
9.3	Physikalische Randbedingungen	181
9.3.1	Spannungsbereiche	181
9.3.2	Strombereiche	182
9.3.3	Geschwindigkeitsbereiche	184
9.3.4	Gehäuse	187

9.4	Spezielle Ausgänge	189
9.4.1	Tri-State-Ausgang	190
9.4.2	Open-Kollektor-Ausgang	192
9.5	Spezielle Eingänge	194
9.6	Strukturen komplexer Bausteine	198

10 Musterlösungen **206**

10.1	Lösungen zu Kapitel 2	206
10.2	Lösungen zu Kapitel 3	209
10.3	Lösungen zu Kapitel 4	213
10.4	Lösungen zu Kapitel 5	221
10.5	Lösungen zu Kapitel 6	230
10.6	Lösungen zu Kapitel 7	234
10.7	Lösungen zu Kapitel 8	242

Verzeichnis von Formelzeichen und Abkürzungen **251**

Literatur **257**

Index **259**

2

Logische Verknüpfungen

In diesem Kapitel werden logische Verknüpfungen erläutert. Die verwendeten Signale können nur einen von zwei Zuständen annehmen, die 0 oder 1 sind und gegebenenfalls auch als „falsch“ oder „wahr“ interpretiert werden können. Zwischenwerte gibt es in der binären Darstellung nicht, so ist ein Schalter entweder geschlossen oder offen. Eine Berechnung analoger Signalwerte unter Berücksichtigung von Widerstandswerten etc. entsprechend der analogen Schaltungstechnik entfällt. Hierdurch wird die Beschreibung der Zusammenhänge deutlich einfacher, wodurch sich der enorme Vorteil binär arbeitender Schaltungen ergibt. Aus den Grundelementen, die sehr schnelle Verarbeitungszeiten (Reaktionszeiten) haben, können komplexe Verknüpfungen zusammengesetzt werden bis hin zu den bekannten Rechnersystemen. In einigen Fällen ist es jedoch notwendig, den analogen Charakter der verwendeten Signalgrößen zu betrachten, da sie durch analoge Spannungsübergänge und Laufzeiten auf Leitungen etc. nicht immer vernachlässigbares Störverhalten aufweisen. Die Realisierung digitaler Schaltungen strebt jedoch an, dass diese Effekte in der normalen Anwendung vernachlässigt werden können. Wahrscheinlichkeiten oder Zwischenwerte, wie sie in der statistischen Beschreibung oder der Fuzzy-Logik verwendet werden, gibt es in der binären Darstellung nicht.

Die Darstellung von Formeln und Symbolen ist in verschiedenen Normen festgelegt. Diese sind u. a.:

DIN 1338 Formelschreibweise und Formelsatz

DIN 5473 Logik und Mengenlehre - Zeichen und Begriffe

DIN EN 60617-7 Graphische Symbole für Schaltpläne - Teil 7: Schaltzeichen für Schalt- und Schutzrichtungen

DIN EN 60617-12 Graphische Symbole für Schaltpläne - Teil 12: Binäre Elemente

DIN 66 000 Informationsverarbeitung - Mathematische Zeichen und Symbole der Schaltalgebra

■ 2.1 Grundfunktionen und Grundglieder

2.1.1 UND-Verknüpfung

Die Aussage „Wenn es Tag ist und es wolkenlos ist, dann scheint die Sonne“ enthält eine **UND-Verknüpfung**. Die Schlussfolgerung $z =$ „Es scheint die Sonne“ ist dann und nur dann zutreffend oder wahr, wenn $a =$ „Es ist Tag“ und $b =$ „Es ist wolkenlos“ zutreffend ist (beide Aussagen müssen wahr $\triangleq 1$ sein). Da in der binären Darstellung nur wahr $\triangleq 1$ und falsch $\triangleq 0$ existiert, gibt es z. B. den Zustand „teilbewölkt“ nicht.

b	a	z
0	0	0
0	1	0
1	0	0
1	1	1

Tabelle 2.1 Wahrheitstabelle einer UND-Verknüpfung

Logische Verknüpfungen können in Tabellenform dargestellt werden. Diese Darstellungen heißen **Wahrheitstabelle** oder **Schaltbelegungstabelle**. Bei zwei zu verknüpfenden Aussagen gibt es vier Kombinationsmöglichkeiten $b:a \in \{0:0; 0:1; 1:0; 1:1\}$. Tabelle 2.1 zeigt den Zusammenhang in tabellarischer Form.

Am Ausgang einer **UND-Verknüpfung** wird nur dann eine 1 ausgegeben, wenn alle Eingänge den Zustand 1 haben. Eine mögliche schaltungstechnische Realisierung ist die Reihenschaltung von Schaltkontakten. Bild 2.1 zeigt beispielhaft eine mögliche Relaischaltung, die eine UND-Verknüpfung darstellt. Eine grundlegende Realisierung von Logikverknüpfungen durch Schaltkontakte als Basis anwendbarer Rechenregeln wird im nächsten Kapitel vertieft.

Bei einer UND-Verknüpfung (Sprechweise: „ a und b “) reicht eine 0 an den Eingängen aus, um eine 0 am Ausgang zu erzeugen. Die 0 setzt sich durch.

Am Ausgang Z liegt nur dann der Zustand $z = 1$ (H-Pegel) an, wenn beide Eingänge A und B die Zustände $a = b = 1$ (H-Pegel) aufweisen und beide Relais aktiv und dadurch die Schaltkontakte geschlossen sind. In der Darstellung ist berücksichtigt, dass die Großbuchstaben A , B und Z (nicht kursiv geschrieben) den physikalischen Schaltungsknoten (Anschluss bzw. Leitungselement) repräsentieren und die Kleinbuchstaben a , b und z (kursiv geschrieben) die zugehörigen Logikwerte, die jeweils den Zustand 0 oder 1 annehmen können. Hierbei wird die Zuordnung zwischen Schaltungsknoten und der zugehörigen Variable durch den Buchstaben selbst repräsentiert (z. B. a ist der Zustand auf Leitung A). Jede Schaltung, die die Wahrheitstabelle einer UND-Verknüpfung erfüllt, ist ein UND-Glied. Weitere Bezeichnungen sind z. B. **UND-Gatter**, **UND-Element**, **Konjunktion** oder **AND-Glied**.

Eingänge werden, wenn keine andere Randbedingung eine Abweichung erfordert, mit den ersten Buchstaben des Alphabets und Ausgänge mit den letzten Buchstaben des Alphabets gekennzeichnet.

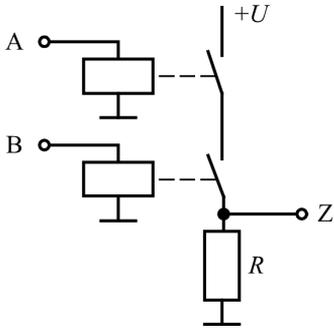


Bild 2.1 Realisierung einer UND-Verknüpfung mit einer Relaischaltung

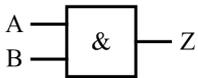


Bild 2.2 Schaltzeichen für eine UND-Verknüpfung

Gleichung 2.1 zeigt gebräuchliche formelmäßige Darstellungen einer UND-Verknüpfung. Im Weiteren wird das Symbol „ \wedge “ verwendet.

$$z = a \wedge b \quad \text{bzw.} \quad z = a \cdot b \quad \text{bzw.} \quad z = a \& b \tag{2.1}$$

Eine grafische Darstellung der UND-Verknüpfung zeigt Bild 2.2. Diese Symbole dienen zur grafischen Beschreibung. Die linke Darstellung wird im Weiteren verwendet. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden.

2.1.2 ODER-Verknüpfung

Die Aussage „Wenn ich Hunger habe oder wenn ich Durst habe, dann gehe ich in ein Restaurant“ enthält eine **ODER-Verknüpfung**. Die Aussage $z =$ „Ich gehe in ein Restaurant“ ist dann zutreffend oder wahr, wenn die Aussage $a =$ „Ich habe Hunger“ oder die Aussage $b =$ „Ich habe Durst“ zutreffend oder wahr ist. Tabelle 2.2 zeigt diesen Zusammenhang in Form einer Wahrheitstabelle.

b	a	z
0	0	0
0	1	1
1	0	1
1	1	1

Tabelle 2.2 Wahrheitstabelle einer ODER-Verknüpfung

Das Ausgangssignal einer **ODER-Verknüpfung** ist dann 1, wenn eines oder mehrere der Eingänge den Zustand 1 haben, also ein 1-Signal führen. Eine mögliche schaltungstechnische Realisierung mit Relais zeigt Bild 2.3. Das Ausgangssignal z hat dann ein 1-Signal, wenn eines oder beide Relaiskontakte über die Eingangszustände a bzw. b über ein 1-Signal aktiviert und geschlossen sind.

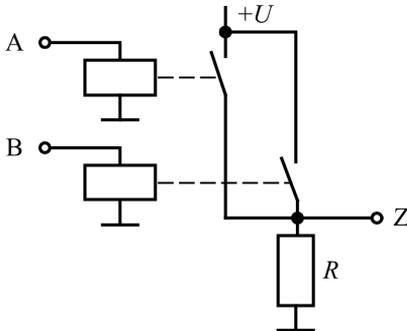


Bild 2.3 Realisierung einer ODER-Verknüpfung mit einer Relaischaltung

Bei einer ODER-Verknüpfung (Sprechweise: „ a oder b “) reicht eine 1 an den Eingängen aus, um eine 1 am Ausgang zu erzeugen. Die 1 setzt sich durch. ■

Jede Schaltung, die die Wahrheitstabelle einer **ODER-Verknüpfung** erfüllt, ist ein ODER-Glied. Weitere Bezeichnungen sind **ODER-Gatter**, **ODER-Element**, **Disjunktion** oder **OR-Glied**.

Gleichung 2.2 zeigt gebräuchliche formelmäßige Darstellungen einer ODER-Verknüpfung. Im Weiteren wird das Symbol „ \vee “ verwendet.

$$z = a \vee b \quad \text{bzw.} \quad z = a + b \quad \text{bzw.} \quad z = a \# b \quad \text{bzw.} \quad z = a | b \quad (2.2)$$

Eine grafische Darstellung der ODER-Verknüpfung zeigt Bild 2.4. Diese Symbole dienen zur grafischen Beschreibung. Die linke Darstellung wird im Weiteren verwendet. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden.

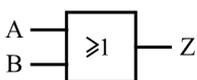


Bild 2.4 Schaltzeichen für eine ODER-Verknüpfung

2.1.3 NEGATION

Die Aussage „Wenn ich nicht genügend Punkte in der Klausur habe, dann bin ich durch die Prüfung gefallen“ enthält eine **NEGATION**. Die Aussage $z =$ „Ich bin durch die Prüfung gefallen“ ist dann zutreffend oder wahr, wenn $a =$ „Ich habe genügend Punkte in der Klausur“ nicht zutrifft bzw. falsch ist. Der Zusammenhang wird in Tabelle 2.3 dargestellt.

a	z
0	1
1	0

Tabelle 2.3 Wahrheitstabelle einer NEGATION

Die NEGATION invertiert den Logikwert, sodass aus einer 1 (wahr) eine 0 (falsch) wird und umgekehrt. Bild 2.5 zeigt mögliche schaltungstechnische Realisierungen.

Bei einer NEGATION (Sprechweise: „nicht a “ bzw. „nicht [...]“) wird der Logikzustand gewechselt (durch eine Negation wird aus einer wahren Aussage (1) eine falsche Aussage (0) und umgekehrt).

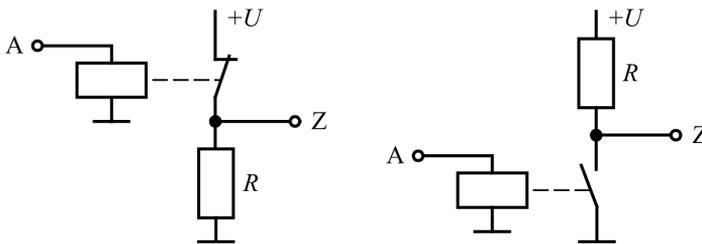


Bild 2.5 Realisierung einer NEGATION

Jede Schaltung, die die Wahrheitstabelle einer **NEGATION** erfüllt, ist ein **NICHT-Glied**. Weitere Bezeichnungen sind **NICHT-Element** oder **NOT-Glied**.

Gleichung 2.3 zeigt gebräuchliche Darstellungen für eine NEGATION. Im Weiteren wird der Überstrich (Negationsstrich) verwendet.

$$z = \bar{a} \quad \text{bzw.} \quad z = \neg a \quad \text{bzw.} \quad z = /a \quad \text{bzw.} \quad z = !a \tag{2.3}$$

Eine grafische Darstellung der NEGATION zeigt Bild 2.6. Die linke Darstellung wird im Weiteren verwendet. Der Negationskreis wird bei der Negation an den Ausgang gezeichnet. Bei komplexeren Symbolen kann er jedoch auch an den Eingängen auftreten. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden.



Bild 2.6 Schaltzeichen für eine NEGATION

2.1.4 Verstärker

Im Zusammenhang der Grundelemente sei noch der Verstärker erwähnt. Die Logikausgabe des Signals wird dabei nicht verändert. Er wird verwendet, um Signale, die z.B. übertragungsbedingt die Logikpegel nicht mehr sicher repräsentieren können (durch Störeinflüsse „verrauscht“ sind), zu regenerieren. Ein weiterer Punkt ist die eindeutige Datenflussrichtung, da das Eingangssignal das Ausgangssignal beeinflusst aber das Aus-

gangssignal keine Rückwirkung auf das Eingangssignal hat. Hiermit können Übertragungspunkte (Eingangsverstärker einer Schaltung oder eines IC (Integrated Circuit)) definiert werden.

Gleichung 2.4 zeigt eine übliche Darstellung.

$$z = a \quad (2.4)$$

Eine grafische Darstellung der Verstärkung zeigt Bild 2.7. Die linke Darstellung wird im Weiteren verwendet. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden. Das nach rechts zeigende Dreieckssymbol wird allgemein auch als Verstärkungssymbol verwendet.



Bild 2.7 Schaltzeichen für eine Verstärkung

Die Datenflussrichtung ist in dem eigentlichen Symbol (Bild 2.7 links) nicht zu erkennen. Es ist jedoch allgemein üblich, eine Datenflussrichtung in einem Schaltbild von links-oben nach rechts-unten zu zeichnen (in den bisherigen Darstellungen von links nach rechts). Hieraus ergibt sich die Datenflussrichtung von A nach Z. Ausnahmen bestätigen jedoch manchmal die Regel.

■ 2.2 Zusammengesetzte Elemente

2.2.1 NAND-Verknüpfung

Die NAND-Verknüpfung ist eine Zusammenschaltung einer UND-Verknüpfung mit einer nachgeschalteten NEGATION (s. Bild 2.8).



Bild 2.8 Aufbau eines NAND-Gliedes

Tabelle 2.4 zeigt die Wahrheitstabelle einer NAND-Verknüpfung und Gleichung 2.5 die gleichungsmäßige Beschreibung in verschiedenen Darstellungsvarianten. Im Weiteren wird die erste Darstellung verwendet, da hier der Negationsstrich gleichzeitig eine Klammerwirkung über der unter ihm angegebenen Verknüpfung beinhaltet, wodurch sich eine übersichtliche Darstellung ergibt.

b	a	z
0	0	1
0	1	1
1	0	1
1	1	0

Tabelle 2.4 Wahrheitstabelle einer NAND-Verknüpfung

$$z = \overline{a \wedge b} \quad \text{bzw.} \quad z = a \bar{\wedge} b \quad \text{bzw.} \quad z = a \uparrow b \quad \text{bzw.} \quad z = \neg(a \cdot b) \quad (2.5)$$

Bei einer NAND-Verknüpfung (Sprechweise: „a nand b“) reicht eine 0 an den Eingängen aus, um eine 1 am Ausgang zu erzeugen. Eine 0 erzwingt die 1.

Eine grafische Darstellung der NAND-Verknüpfung zeigt Bild 2.9. Die linke Darstellung wird im Weiteren verwendet. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden.

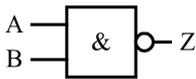


Bild 2.9 Schaltzeichen für eine NAND-Verknüpfung

2.2.2 NOR-Verknüpfung

Die NOR-Verknüpfung ist eine Zusammenschaltung einer ODER-Verknüpfung mit einer nachgeschalteten NEGATION (s. Bild 2.10).



Bild 2.10 Aufbau eines NOR-Gliedes

b	a	z
0	0	1
0	1	0
1	0	0
1	1	0

Tabelle 2.5 Wahrheitstabelle einer NOR-Verknüpfung

Tabelle 2.5 zeigt die Wahrheitstabelle einer NOR-Verknüpfung und Gleichung 2.6 die gleichungsmäßige Beschreibung in verschiedenen Darstellungsvarianten. Im Weiteren wird die erste Darstellung verwendet, da hier der Negationsstrich gleichzeitig eine Klammerwirkung über der unter ihm angegebenen Verknüpfung beinhaltet.

$$z = \overline{a \vee b} \quad \text{bzw.} \quad z = a \bar{\vee} b \quad \text{bzw.} \quad z = a \downarrow b \quad \text{bzw.} \quad z = \neg(a + b) \quad (2.6)$$

Bei einer NOR-Verknüpfung (Sprechweise: „a nor b“) reicht eine 1 an den Eingängen aus, um eine 0 am Ausgang zu erzeugen. Eine 1 erzwingt die 0.

Eine grafische Darstellung der NOR-Verknüpfung zeigt Bild 2.11. Die linke Darstellung wird im Weiteren verwendet. Die rechte Darstellung ist häufig im englischsprachigen Raum zu finden.

Index

Symbole

8-4-2-1-Code 18

A

Abzähl Schreibweise 15
Addierer 79
Adressdecoder 75
Algebra, Boolesche 38
Antivalenz 35
ANTIVALENZ-Verknüpfung 29
Äquivalenz 34
ÄQUIVALENZ-Verknüpfung 30
Assoziativgesetz 42
Asynchrone Zähler 126
Asynchronzähler 127
Ausgang, retardierter 106, 115 f.
Ausgangsschaltnetz 158 f.
Ausgangstabelle 162
Ausschaltverzögerung 122
Automaten 153
Axiome 39

B

BCD-Code 18, 59
Bindungsregel 44
Bipolar-Transistoren 176
Bit, Least Significant 17
Bit, Most Significant 17
Bit-Slice-Technik 80, 82, 147
Boolesche Algebra 38
Bottom-Up Design 11

C

Charakteristische Gleichung 117, 134
Codeumsetzer 68
CPLD 53

D

Datenselektor 70
De-Morgansche-Gesetze 43
Demultiplexer 71, 73
Design, Bottom-Up 11
Design, Top-Down 11
D-FF 102, 111, 119 f.
Diode 175
Dioden-Transistor-Logik 177
Disjunktion 25
Disjunktive Normalform 48
Distanz 18
Distributivgesetz 42, 51, 53, 62
Don't-Care-Felder 59
Dual In-Line 187
Dual In-Line Package 187
Dualsystem 16
Dynamische Eingänge 90

E

Eingänge, dynamische 90
Eingangverstärker 27
Einschaltverzögerung 121
Entprellen 197

F

Flipflop 89, 94
Freigabesignal 91
Freiheitsgrade 59
Frequenzteiler 142
Frequenzvervielfacher 145

G

Gegentakt-Ausgang 178
GERADE-Element 34
Gewicht 18
Gleichung, Charakteristische 117, 134
Glitch 128, 186
Gray-Code 19

H

Halbaddierer 80
Halbbyte 18
Hamming-Distanz 18, 20
Hazzard 186
Hexadezimalsystem 16

I

Imparitätserkennung 35
Implikation 31
Index 61
Inhibition 32
In System Programmable 66

J

JK-FF 114, 118, 120
JK-MS-FF 106, 116
Johnson-Zähler 149

K

Karnaugh-Veitch-Tafel 53
Kippstufen, monostabile 120
Koeffizientenvergleich 134
Kombinatorische Schaltungen 89
Kommutativgesetz 41
Komparator 81
Konforme Terme 70

Konjunktion 23
Konjunktive Normalform 48, 51
Konstante 38
Kontakttdarstellung 39
KV-Diagramm 53
KV-Tafel 53

L

Least Significant Bit 17
Leuchtdiode 175
Lichtgeschwindigkeit 20
Logik, Negative 14
Logik, Positive 14
Logische Variable 38
Look Up Table 72

M

Master-FF 106
Maxterm 50
Mealy-Automat 159
Medwedew-Automat 174
Mikrosekunden 21
Millisekunden 21
Minterm 49
Möbius-Zähler 149
Modulo-n-Zähler 130
Monoflop 120, 196
Monostabile Kippstufen 120
Moore-Automat 168
Most Significant Bit 17
Multiplexer 71

N

NAND-Verknüpfung 27
Nanosekunden 21
NEGATION 25
Negative Logik 14
Nibble 18
NICHT-Element 26
Normalform, Disjunktive 50
Normalform, Kanonische 48
Normalform, Kanonische Disjunktive 49
Normalform, Kanonische Konjunktive 50
NOR-Verknüpfung 28

O

ODER-Gatter 25
 ODER-Normalform 49
 ODER-Verknüpfung 24
 Ohmsche Widerstände 175
 Oktalsystem 16
 One-Shot 120
 Open-Kollektor 192

P

Parallel-Seriell-Umsetzung 146
 Paritätserkennung 34
 Phase Locked Loop 145
 Pin-Grid-Array 187
 PLD 53
 PLL 145
 Polyadisches Zahlensystem 16 f.
 Positive Logik 14
 Postulate 39
 Primmerme 62
 Product Of Sums 50
 Propagation Delay 92
 Pseudorandom-Generator 150
 Pseudotetraden 19
 Puls-/Pausen-Verhältnis 143
 Puls-/Perioden-Verhältnis 143

Q

Quant 12
 Quantisierung 12
 Quantisierungsstufe 12, 15, 17
 Quine-McClusky 61

R

Reaktionszeiten 20
 Redundanz 18, 20
 Reset-Set-Flipflop 94
 Retardierter Ausgang 106, 115 f.
 Römisches Zahlensystem 15
 RS-FF 94, 97, 99, 109, 117, 119
 RS-MS-FF 115
 Rücksetzeingänge 91

S

Schaltalgebra 38
 Schaltbelegungstabelle 23
 Schalterdarstellung 39
 Schaltnetz 127
 Schaltnetze 89
 Schaltungen, kombinatorische 89
 Schaltungen, sequenzielle 89
 Schaltungssynthese 48
 Schaltvariable 38
 Schaltwerk 89, 127, 153
 Schaltwerkstabelle 162, 169
 Schieberegister 146
 Schmitt-Trigger-Eingang 194
 Schwellwert-Element 35
 Sedezimalsystem 16
 Sequenzielle Schaltungen 89
 Seriell-Parallel-Umsetzung 146
 Setzeingänge 91
 SHANNONsches Theorem 44
 Shift left 146
 Shift right 146
 Signatur-Register 150
 Slave-FF 106
 Spike 186
 Stellenschreibweise 15
 Stetig 18, 20
 Steuerfunktion 91
 Steuerwerke 153
 Sum Of Products 49
 Surface-Mounted Devices 187
 Synchronzähler 126, 132
 Synthese-Tabellen 119, 137

T

Taktgeneratoren 123, 195
 Tetrade 18
 T-FF 115, 118, 120
 Theoreme 40
 Theorem, SHANNONsches 44
 Through Hole Components 187
 Through Hole Technology 187
 Top-Down Design 11
 Torschaltungen 74
 Totem-Pole-Ausgang 178
 Transistoren 176

Transistor-Transistor-Logik 178
Transmissionsglied 180
Transparent-Mode 102 f.
Tri-State 179, 190

U

Übergangsschaltnetz 158 f.
Übergangstabelle 162
Umcodierung 68
UND-Gatter 23
UND-Verknüpfung 23
UND vor ODER 45
UNGERADE-Element 35
Unipolar-Transistoren 176

V

Variable, logische 38
Verarbeitungsgeschwindigkeit
20
Verknüpfungsgesetz 42
Verstärker 26
Vertauschungsgesetz 41
Verteilungsgesetz 42
Verzögerungselement 122
Volladdierer 80

Volldisjunktionen 50
Vollkonjunktionen 49, 54

W

Wahrheitstabelle 23, 54
Widerstände, ohmsche 175
Widerstands-Dioden-Netzwerk 176

X

XNOR-Verknüpfung 31
XOR-Verknüpfung 30

Z

Zahlensystem, Polyadisches 16 f.
Zahlensystem, Römisches 15
Zähler, asynchrone 126
Zähler, synchrone 126
Zehnersystem 16
Zeitdiagramme 92
Zeitglied 120
Zustandsdarstellung 160, 168
Zustandsdiagramm 96
Zustandsspeicher 158
Zyklisch 20