

Inhaltsverzeichnis

Vorwort	5
1 Grundlegendes	13
1.1 Zusammenfassung	13
1.2 Einleitung	13
1.2.1 Abgrenzung	13
1.2.2 Definitionen	14
1.2.3 Gliederung	15
1.3 Grundlegende Funktionsweise	18
1.3.1 Endliche Zustandsmaschine	18
1.3.2 Sequenzielle Algorithmierung	20
1.3.3 Parallele Algorithmierung	20
1.4 Implementierung	21
1.4.1 Überblick	21
1.4.2 Mikroprozessor	21
1.4.3 Strukturierbare Logikschaltung	23
1.4.4 Parallelrechner	25
2 Software und Hardware im Vergleich	26
2.1 Zusammenfassung	26
2.2 Zielkonflikte im Entwurfsraum	26
2.3 Erweiterung der Funktionalität	27
2.3.1 Erweiterung von Mikroprozessoren	28
2.3.2 Erweiterung von strukturierbaren Logikschaltungen	29
2.4 Leistungsfähigkeit	30
2.4.1 Differenzierung	30
2.4.2 Operationen pro Zeiteinheit	31
2.4.3 Maximale Komplexität	32
2.4.4 Echtzeitfähigkeit	33
2.5 Hardware-Aufwand	34
2.6 Verlustleistungsaufnahme	34
2.7 Kosten	37
2.7.1 Parameter	37
2.7.2 Kosten von Mikroprozessoren	37
2.7.3 Kosten festverdrahteter Logikschaltungen	38
2.7.4 Kosten programmierbarer Logikbauelemente	39
2.7.5 Vergleich der Komplexitäten	39
3 Modelle, Ebenen und Darstellungen	41
3.1 Zusammenfassung	41

3.2	Modell	41
3.3	Abstraktion und Hierarchie	42
3.3.1	Grundlegendes	42
3.3.2	Hierarchische Darstellung	42
3.3.3	Abstrakte Darstellung	44
3.3.4	Abgrenzung	45
3.3.5	Organisationsformen	46
3.3.6	Wiederverwendbarkeit	47
3.4	Darstellungsarten	48
3.4.1	Klassifikation	48
3.4.2	Ablaufdiagramme	48
3.4.3	Zustandsgraphen	50
3.4.4	Petri-Netze	51
3.4.5	Blockdiagramme	53
3.4.6	Datenflussdiagramme	54
3.4.7	Balkendiagramme	55
4	Entwurfsablauf im Überblick	57
4.1	Zusammenfassung	57
4.2	Entwurfsprozess	57
4.2.1	Entwurfsphasen	57
4.2.2	Entwurfsrichtungen: Top-Down und Bottom-Up	59
4.2.3	Arbeitsschritte	60
4.2.4	Besonderheiten des Entwurfsprozesses	61
4.3	Simulation und funktionale Verifikation	63
4.4	Entwurfswerkzeuge	66
4.5	Partitionierung	67
4.6	Kommunikation und Schnittstellen	69
4.6.1	Schnittstellen	69
4.6.2	Software-Software-Schnittstellen	70
4.6.3	Hardware-Hardware-Schnittstellen	71
4.6.4	Hardware-Software-Schnittstellen	73
5	Software-Engineering	75
5.1	Zusammenfassung	75
5.2	Besonderheiten des Software-Engineering	75
5.2.1	Grundlagen	75
5.2.2	Software-Lebenszyklus	76
5.2.3	Gestaltung der Benutzerschnittstelle	76
5.2.4	Prototypen	77
5.3	Konzepte und Methoden	77
5.3.1	Überblick	77
5.3.2	Strukturierte Programmierung	78

5.3.3	Objektorientierte Programmierung	79
5.4	Hierarchie im Software-Entwurf	80
5.4.1	Bereitstellung von Modulen und Funktionen	80
5.4.2	Instanziierung zur Laufzeit	81
5.4.3	Bereitstellung von standardisierten Schnittstellen	82
5.4.4	Trennung von Anwender- und Infrastrukturprogrammen	83
5.4.5	Visuelle Programmierung	83
5.5	Abstraktion im Software-Engineering	84
6	Nebenläufige Programmierung	85
6.1	Zusammenfassung	85
6.2	Überblick	85
6.3	Erstellung nebenläufiger Programme	86
6.3.1	Beschränkungen der prozeduralen Programmierung	86
6.3.2	Polling und Interrupt	87
6.3.3	Event-Handler	88
6.3.4	Coroutinen	90
6.3.5	Prozesse	91
6.3.6	Threads	92
6.4	Hardware-basierte Parallelisierung bei sequenzieller Algorithmie-	
	rung	96
6.4.1	Grundlagen	96
6.4.2	Aufteilung in Befehlsphasen – Mikroprogrammierung	96
6.4.3	Parallelisierung der Befehlsphasen – Pipelining	97
6.4.4	Parallelisierung der Ausführung – Superskalarität	98
6.5	Explizite Parallelisierung	98
6.5.1	Gliederung	98
6.5.2	Klassifizierung paralleler Systeme	100
6.5.3	VLIW-Prozessoren	101
6.5.4	Parallelrechner	102
6.6	SIMD-Architekturen	104
6.6.1	Vektorrechner	104
6.6.2	Feldrechner	106
6.7	MIMD-Architekturen	106
6.7.1	Produktbeispiel – Transputer	106
6.7.2	Multiprozessorsysteme	107
6.7.3	Produktbeispiel – Intel IA-32	108
6.7.4	Datenflussrechner	108
6.7.5	Produktbeispiel – Xputer	110
6.7.6	Produktbeispiel – PACT XPP	111
7	Hardware-Design	114
7.1	Zusammenfassung	114
7.2	Entwurfsablauf	114

7.2.1	Anforderungen an das Hardware-Design	114
7.2.2	Arbeitsschritte	115
7.2.3	Trends	117
7.3	Simulation von Hardware	117
7.3.1	Anforderungen	117
7.3.2	Ereignisgesteuerte Simulation	118
7.3.3	Simulationsbeschleunigung	119
7.4	Hierarchie im Hardware-Design	121
7.5	Abstraktion im Hardware-Design	121
7.5.1	RTL-Beschreibung	121
7.5.2	Verhaltensbeschreibung	122
7.6	Generische Funktionen im Hardware-Design	122
8	Übersetzungswerkzeuge	123
8.1	Software-Compiler	123
8.1.1	Analysephase	124
8.1.2	Generierungsphase	125
8.2	Hardware-Synthese	127
8.2.1	High-Level-Synthese	127
8.2.2	Logiksynthese	130
8.2.3	Physikalische Synthese	130
9	Hardware-Beschreibungssprachen	132
9.1	Anforderungen an Beschreibungssprachen	132
9.2	VHDL	134
9.2.1	Historische Entwicklung	134
9.2.2	Struktur einer VHDL-Beschreibung	134
9.2.3	Beschreibungsformen	136
9.2.4	Sprachelemente	137
9.2.5	Design-Beispiel	146
9.2.6	Testumgebung	147
9.3	Verilog	148
9.3.1	Historische Entwicklung	148
9.3.2	Struktur einer Verilog-Beschreibung	148
9.3.3	Sprachelemente	149
9.3.4	Design-Beispiel	153
9.4	Hybride Sprachen	153
9.5	Beispiel: SystemC	155
9.5.1	Historische Entwicklung	155
9.5.2	Struktur einer SystemC-Beschreibung	155
9.5.3	Sprachelemente	155
9.5.4	Design-Beispiel	157
10	Hardware-Software-Co-Design	158

10.1	Zusammenfassung	158
10.2	Einleitung	158
10.3	Hardware-Software-Co-Design	158
10.4	Partitionierung	159
10.5	Entwurf	162
10.6	Hardware-Software-Co-Simulation	162
10.7	Beispiele	163
10.7.1	Telekommunikation	163
10.7.2	Netzwerke	164
10.7.3	Mess- und Regelungstechnik	164
10.8	Exkurs: Adaptive und innovative Architekturen	165
10.8.1	ASIP	165
10.8.2	Rekonfigurierbare Architekturen	166
10.8.3	Kombinationsprodukte	166
11	Dokumentation	168
11.1	Einleitung	168
11.1.1	Ablauf	168
11.1.2	Check-Listen	169
11.2	Analyse der Anforderungen	169
11.3	Planung	170
11.4	Erstellung	171
11.4.1	Alpha-Fassung	172
11.4.2	Beta-Fassung	173
11.4.3	Schlussfassung	174
11.5	Pflege und Aktualisierung	175
11.6	Qualitätssicherung	176
12	Verifikation	177
12.1	Einleitung	177
12.2	Funktionale Verifikation	177
12.3	Formale Verifikation	179
12.4	Semi-formale Verifikation	182
12.4.1	Simulation mit integrierten Beweismethoden	182
12.4.2	Assertions	183
12.5	Qualität und Planung	183
13	Schlussbemerkung	184
A	Aufgaben	185
A.1	Entwurfsablauf	185
A.1.1	Ampelsteuerung	185
A.1.2	Paketsortierer	186
A.1.3	Serielle Schnittstelle	186
A.2	Vergleichender Entwurf	187

A.2.1	Fibonacci-Generator	187
A.2.2	Finite-Impulse-Response-Filter	187
A.3	Kombinierter Entwurf	188
A.3.1	Paketsortierer	188
A.3.2	Mess- und Regelungstechnik	189
A.4	Synthesetechniken	189
A.4.1	Sequencing-Graph	189
A.4.2	Entscheidungsdiagramm	189
A.5	Dokumentation	189
B	Literaturverzeichnis	191
C	Sachwortverzeichnis	196